

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-351398

(43)Date of publication of application : 06.12.2002

(51)Int.Cl. G09G 3/288
G09G 3/20
G09G 3/28

(21)Application number : 2001-158720 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

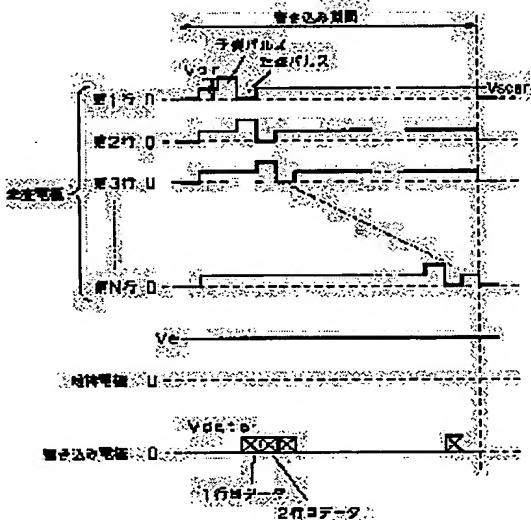
(22)Date of filing : 28.05.2001 (72)Inventor : ANDO TORU
NISHIMURA SEIKI
NAGAO NOBUAKI
TAKADA YUSUKE
TACHIBANA HIROYUKI

(54) DRIVING METHOD FOR PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a driving method for a plasma display panel being used for image displaying of a computer and a television set in which writing discharge can be quickly and stably carried out and a high speed scanning can be carried out without causing no-light display.

SOLUTION: In the driving method, positive spare pulses are applied to scanning electrodes right before applying scanning pulses to the scanning electrodes during a writing interval to pull in residual charged particles of previous writing discharges so that they are made into initial electrons of a writing discharge and thus, high speed writing discharge can be realized.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision
of rejection]

[Kind of final disposal of application other
than the examiner's decision of rejection
or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-351398

(P2002-351398A)

(43) 公開日 平成14年12月6日 (2002.12.6)

(51) Int.Cl.⁷
G 0 9 G 3/288
3/20

識別記号
6 1 1
6 2 1
6 2 2

F I
C 0 9 G 3/20
6 1 1 D 5 C 0 8 0
6 2 1 F
6 2 2 C
6 2 2 D
6 2 2 Q

テマコード(参考)

審査請求 未請求 請求項の数11 O L (全 10 頁) 最終頁に統く

(21) 出願番号 特願2001-158720(P2001-158720)

(22) 出願日 平成13年5月28日 (2001.5.28)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 安藤 亨

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 西村 征起

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 10009/445

弁理士 岩橋 文雄 (外2名)

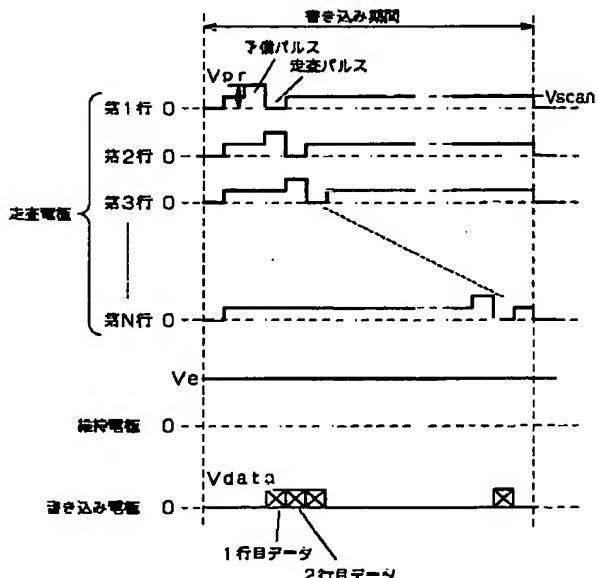
最終頁に統く

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】 コンピュータやテレビ等の画像表示に使用されるプラズマディスプレイパネルにおいて、書き込み放電を高速かつ安定化し、不灯表示なく高速走査を可能とする駆動方法を提供するものである。

【解決手段】 書き込み期間中に、走査電極に走査パルスを印加する直前に、走査電極に正の予備パルスを印加することによって、それまでの書き込み放電の残留荷電粒子を引き寄せ、書き込み放電の初期電子とすることによって書き込み放電を高速でおこすことができる駆動方法を提供することができる。



【特許請求の範囲】

【請求項1】 誘電体層で覆われた走査電極および維持電極が行方向に互いに平行に形成された第1の基板と、蛍光体層で覆われた書き込み電極が列方向に形成された第2の基板とが放電空間を挟んで対向配置されたプラズマディスプレイパネルを駆動し、初期化期間、書き込み期間、維持期間を備えたプラズマディスプレイパネルの駆動方法であって、前記書き込み期間において、走査パルスを印加する直前に前記走査パルスと逆極性に印加される予備パルスを備えたことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 前記走査パルスが負のパルスであって、前記予備パルスが正のパルスであることを特徴とする請求項1に記載のプラズマディスプレイパネルの駆動方法。

【請求項3】 前記予備パルスの電位は、前記書き込み期間において前記走査パルスの印加されていない行の電位より高いことを特徴とする請求項1または2に記載のプラズマディスプレイパネルの駆動方法。

【請求項4】 誘電体層で覆われた走査電極および維持電極が行方向に互いに平行に形成された第1の基板と、蛍光体層で覆われた書き込み電極が列方向に形成された第2の基板とが放電空間を挟んで対向配置されたプラズマディスプレイパネルを駆動し、初期化期間、書き込み期間、維持期間を備えたプラズマディスプレイパネルの駆動方法であって、前記書き込み期間において、走査パルスを印加する直前に前記走査パルスと逆極性に印加される予備パルスを備え、ある第n行の画素に印加される前記予備パルスは、第(n-1)行または第(n+1)行のいずれかに前記走査パルスが印加されている期間から、前記第n行に前記走査パルスが印加される直前まで印加されることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項5】 前記書き込み期間における走査の順序が、1行ずつ順次走査することを特徴とする請求項4に記載のプラズマディスプレイパネルの駆動方法。

【請求項6】 請求項4または5に記載の駆動方法で駆動するプラズマディスプレイパネルであって、前記走査電極と前記維持電極の配列が、すべての行で等しいことを特徴とするプラズマディスプレイパネル。

【請求項7】 誘電体層で覆われた走査電極および維持電極が行方向に互いに平行に形成された第1の基板と、蛍光体層で覆われた書き込み電極が列方向に形成された第2の基板とが放電空間を挟んで対向配置されたプラズマディスプレイパネルを駆動し、初期化期間、書き込み期間、維持期間を備えたプラズマディスプレイパネルの駆動方法であって、前記書き込み期間において、走査パルスを印加する直前に前記走査パルスと逆極性に印加される予備パルスを備え、ある第n行の画素に印加される前記予備パルスは、第(n-2)行または第(n+2)

行のいずれかに前記走査パルスが印加されている期間から、前記第n行に前記走査パルスが印加される直前まで印加されることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項8】 前記書き込み期間における走査の順序が、1行おきであることを特徴とする請求項7に記載のプラズマディスプレイパネルの駆動方法。

【請求項9】 前記書き込み期間において前期維持電極に印加される電位が、奇数行と偶数行とで異なることを特徴とする請求項7または8に記載のプラズマディスプレイパネルの駆動方法。

【請求項10】 請求項7から9のいずれかに記載の駆動方法で駆動するプラズマディスプレイパネルであって、前記走査電極と前記維持電極の配列が、奇数行と偶数行とで反転していることを特徴とするプラズマディスプレイパネル。

【請求項11】 誘電体層で覆われた走査電極および維持電極が行方向に互いに平行に形成された第1の基板と、蛍光体層で覆われた書き込み電極が列方向に形成された第2の基板とが放電空間を挟んで対向配置されたプラズマディスプレイパネルを駆動し、初期化期間、書き込み期間、維持期間を備えたプラズマディスプレイパネルの駆動方法であって、前記書き込み期間において、前記走査電極に走査パルスを印加する前に印加される電圧が、前記走査パルスを印加した後の電圧に比べて高いことを特徴とするプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、テレビやモニターに用いられるプラズマディスプレイパネルの駆動方法に関するものである。

【0002】

【従来の技術】 AC面放電型プラズマディスプレイパネルの斜視図を図2に示す。プラズマディスプレイパネル1では、ガラス製の表面基板2とガラス製の背面基板3とが対向して配置されているとともに、その間隙には放電によって紫外線を放射するガス、例えばネオンおよびキセノンが封入されている。表面基板2上には、誘電体層6および保護層7で覆われた対を成す帯状の走査電極4と維持電極5とからなる電極群が互いに行方向に平行配列されている。

【0003】 走査電極4および維持電極5はそれぞれ、導電性を高めるための金属母線4a、5aと透明電極4b、5bとから構成されている。透明電極4b、5bは、放電を広げ、より大きな容積で放電が起こるようにする働きを有している。

【0004】 背面基板3上には、走査電極4および維持電極5と直交する列方向に第2誘電体層10に覆われた帯状の書き込み電極11が互いに平行配列されており、

またこの各書き込み電極11を隔離し、かつ放電空間を形成するための帯状の隔壁8が書き込み電極11の間に設けられている。また、第2誘電体層10上から隔壁8の側面にわたって蛍光体層9が形成されている。

【0005】このパネル1は表面基板2側から画像表示を見るようになっており、放電空間内での走査電極4と維持電極5との間の放電により発生する紫外線によって、蛍光体層9を励起し、この蛍光体層9からの可視光を表示発光に利用するものである。

【0006】このようなプラズマディスプレイパネル1を駆動する従来の方法について図8を用いて説明する。

【0007】図8に、従来のプラズマディスプレイパネルの駆動方法の、走査電極4、維持電極5、書き込み電極11の各電極に印加される電圧波形と、それによる放電電流の波形の一例を示す。図8において、まず初期化期間に、走査電極4に初期化パルスV_{set}を印加し、パネルの放電セル内の壁電荷を初期化するとともに、その後半においては、走査電極4と維持電極5との間の放電空間にかけられた電圧が放電開始電圧に近い状態になるよう、壁電荷の調整を行う。

【0008】次に、書き込み期間において、選択するセル以外の走査電極4にバイアス電圧V_{scan}をかけておき、選択するセルにはバイアス電圧V_{scan}を取り除く、すなわち負の走査パルスを印加すると同時に書き込み電極11に書き込みパルスV_{data}を印加し、書き込み放電を起こす。この書き込み放電によって、誘電体層6、保護層7、および蛍光体層9表面に壁電荷が蓄積される。同様の書き込み動作を、各行に順次走査パルスを印加することによってパネル全面にわたって行い、表示するセルを選択する。

【0009】次に維持放電を行うために、データ電極11を接地し、走査電極4と維持電極5に交互に維持パルスV_{sub}を印加することによって、壁電荷が蓄積されたセルでは保護層7表面の電位が放電開始電圧を上回ることによって放電が発生し、維持パルスが印加されている期間（維持期間）書き込みパルスによって選択された表示セルの主放電が維持される。

【0010】

【発明が解決しようとする課題】42型VGAタイプのプラズマディスプレイパネルの場合、行の数は通常480行である。つまり、図8の書き込み期間には、480の走査パルスが順次印加される。パネルを上下に分割し、上下で同時に書き込み動作を行えば、走査パルスは半分の240ですむが、パネルの上下で書き込み電極11を駆動するドライバーを別々にしなくてはならず、回路規模は増大する。一方で、高精細なプラズマディスプレイパネルにおいては、行数はさらに増加し、SVGAタイプで600行、XGAタイプで768行となる。したがって、いかに書き込み動作を高速で行い、1つの走査パルスを短くするかが高精細化に向けた大きな課題とな

なっている。

【0011】走査パルスのパルス幅は、パルスが印加されている間に、書き込み放電を起こすべき放電セルのすべてが放電動作を行うように設定しなくてはならない。

【0012】走査パルス、および書き込みパルスが印加されてから、放電が起こるまで、通常数百n sの時間差がある。これを形成遅れ時間と呼ぶ。さらに、放電の初期状態によって実際に遅れる時間は統計的にばらつき、指數分布をする。したがって、できるだけ短い時間に書き込み放電を起こすためには、指數分布の分布定数をできるだけ短くする必要がある。

【0013】もし走査パルス幅が短すぎたり、あるいは統計的なばらつきが大きすぎた場合には、走査パルスが印加されている間に書き込み放電が起こることができない放電セルができ、不灯セルやちらつきといった不良表示となる。

【0014】

【課題を解決するための手段】上記課題を解決するためには、本発明のプラズマディスプレイパネルの駆動方法は、誘電体層で覆われた走査電極および維持電極が互いに平行に形成された第1の基板と、蛍光体層で覆われた書き込み電極が前記第1電極と直交する方向に形成された第2の基板とが放電空間を挟んで対向配置されたプラズマディスプレイパネルを駆動し、初期化期間、書き込み期間、維持期間を備えたプラズマディスプレイパネルの駆動方法であって、前記書き込み期間において、走査パルスを印加する直前に前記走査パルスと逆極性に印加される予備パルスを備えたものとする。これにより、書き込み動作を高速化し、高精細パネルに対応することができる。

【0015】また上記課題を解決するために、本発明のプラズマディスプレイパネルの駆動方法は、上記構成に加えて、走査パルスは負のパルス、予備パルスは正のパルスとし、予備パルスの電圧は、書き込み期間に走査パルスの印加されていない行に印加されている電圧よりも高い電圧とする。これにより、書き込み動作を高速化し、高精細パネルに対応することができる。

【0016】また上記課題を解決するために、本発明のプラズマディスプレイパネルの駆動方法は、書き込み期間における走査を1行ずつ順次行い、ある第n行の画素に印加される予備パルスは、第(n-1)行または第(n+1)行のいずれかに走査パルスが印加されている期間から、第n行に走査パルスが印加される直前まで印加されるものとする。これにより、書き込み動作を高速化し、高精細パネルに対応することができる。

【0017】また上記課題を解決するために、本発明のプラズマディスプレイパネルの駆動方法は、書き込み期間における走査を1行おきに行い、ある第n行の画素に印加される予備パルスは、第(n-2)行または第(n+2)行のいずれかに走査パルスが印加されている期間

から、第n行に走査パルスが印加される直前まで印加されるものとする。さらに、書き込み期間において維持電極に印加される電位が、奇数行と偶数行とで異なるものとする。これにより、書き込み動作を高速化し、高精細パネルに対応し、かつクロストークを抑えて安定な画像表示をすることができる。

【0018】また上記課題を解決するために、本発明のプラズマディスプレイパネルの駆動方法は、予備パルスを、書き込み期間の最初から、走査パルスが印加されるまで印加するものとする。これにより、書き込み動作を高速化し、高精細パネルに対応することができる。

【0019】

【発明の実施の形態】以下、本発明の実施の形態について図1～図8を用いて説明する。

【0020】(実施の形態1) 本発明の第1の実施の形態の駆動方法を実現する電圧波形を図1に示す。図1は、従来の波形(図8)の書き込み期間のみ示している。書き込み期間以外の期間については、従来の波形と同じでよい。Nは、全行数を表す。図1から明らかのように、走査パルスの数は行数Nに等しい。ただし、パネルを2つ以上の部分、例えば上下2つに分割し、おののの部分で同時に書き込み動作を行えば走査パルスの数はその分少なくてすむ。その場合はNは、分割された部分のうちの1つの行数となる。

【0021】本実施の形態の特徴は、書き込み期間に各行に印加される走査パルスの前に、予備パルスを印加することである。

【0022】書き込み期間が始まる前の時点で、初期化期間の放電動作により、走査電極4上の誘電体層6には、負の壁電荷、維持電極5上の誘電体層6、および書き込み電極11を覆う蛍光体層9上には正の壁電荷が蓄積され、放電空間がほぼ放電開始電圧の状態に保たれている。この状態に、書き込み電極11に正の書き込みパルス(電圧Vdata)を印加すれば、書き込み放電が起こる。

【0023】書き込み電極11は列方向に伸び、同じ列に属するセルで共通となっているため、書き込み動作を行うべき行以外には、誤って書き込み放電が起きてしまわないように、バイアス電圧をかけておく必要がある。つまり、走査電極4近傍の壁電荷を打ち消すように、走査電極4に正の電圧Vscanを印加しておく。Vscanが印加されない行、すなわち言いかえればVscanが印加されている状態から、負の走査パルスが印加され、接地電位となつた行であって、書き込み電極11に正の書き込みパルスが印加された列の放電セルでは書き込み放電が起こり、次の維持期間に必要な壁電荷が形成されて、点灯すべきセルが選択される。

$$P(t) = \frac{d}{dt} \left(\frac{N_0 - N(t)}{N_0} \right) = n_0 p \exp[-n_0 p(t - t_f)]$$

【0024】本実施の形態の波形は、その走査パルスの印加される直前に、Vscanよりも高い電圧Vprのパルスを印加するものである。

【0025】図1に示したように、例えば第2行に走査パルスが印加される直前は、その1行上の行である、第1行に走査パルスが印加されている。その間に予備パルスを印加するのが、本発明の主旨である。

【0026】つまり、一般的に言いかえれば、ある行に走査パルスが印加される直前、隣接する行に走査パルスが印加されている期間に予備パルスを印加するものである。

【0027】また、そのとき、図1に示すように、走査パルスを印加する順序は、1行ずつ順次に行う必要がある。図1と逆順、最下行である第N行から順次走査していくてもよい。

【0028】本発明の効果と、その原理を説明するために、書き込み放電の不安定性について説明する。

【0029】放電セルの各電極に電圧を印加してから、放電に至るまでは、初期電子が、放電ガス粒子をイオン化しながら電離増倍し、また、そのイオンなどが陰極面(この場合、走査電極4を覆う誘電体層6表面。ここには、保護層7が形成されている。)に衝突して2次電子を形成することによって、陽極と陰極の間を流れる電流が急激に増大するまでの時間がかかる。この時間を放電形成時間と言う。また、初期電子の分布やエネルギー状態はそのたびに異なるため、放電形成時間は毎回同じ時間になるとは限らない。

【0030】1個の電子が、単位時間に上記プロセスを経て放電に至る確率をpとし、初期電子数をn0とする。今、N0個の放電セル(これは、放電の試行回数がN0回ということもできる)のうち、まだ放電が起こっていない放電セルの数をN(t)とすれば、生き残りの方程式(数1)から、N(t)は(数2)のように表される。

【0031】

【数1】

$$\frac{dN(t)}{dt} = -n_0 p N(t)$$

【0032】

【数2】

$$N(t) = N_0 e^{-n_0 p(t - t_f)}$$

【0033】N(t)は、放電していない放電セルの数であるから、時刻tに放電が起こる確率P(t)は、(数3)という指数分布を示す。

【0034】

【数3】

【0035】(数3)の時間微分をしない式(またはP(t)の時間積分)は、ある時刻tまでに放電が起こる確率を表し、この式から必要な走査パルス幅が求められる。ここで、t_fは、時間軸の原点であるが、放電という観点からは、放電セルの構造によって決まる、放電に必要な最小時間ということができ、形成遅れ時間と呼ぶ。指数分布の特性時間、t_s ≡ 1 / (n_0 · p)は、現象としては、放電のばらつきの度合いとして観測され、統計遅れ時間と呼ばれる。

【0036】放電セルの構造やガス条件から決まる、これらの特性値から、書き込み放電として必要な時間、すなわち走査パルスのパルス幅が決まる。

【0037】例えば、形成遅れ時間t_fが500 nsで、統計遅れ時間t_sが100 nsであったとし、99.9%のセルで書き込み放電が起こるためには、(数3)に値を代入し、時間で積分することにより、1190 nsが必要であると求まる。つまり、1.2 μsのパルス幅が必要であるということになる。

【0038】高精細なパネルを駆動しようとすると、必然的に走査する行数が増加するため、高速走査が求められるようになる。上の例では、パルス幅として求められる時間1.2 μsのうち6割である700 nsを統計的なばらつきの時間に費やしていることがわかり、この値をいかに小さくするかが課題となる。

【0039】統計遅れ時間t_sの定義から、これを短くするには、1個の電子が単位時間に放電に至る確率pを大きくするか、初期電子数n_0を大きくすることに効果があることがわかる。

【0040】実験結果によれば、全面画像表示をした場合と、孤立点を表示した場合とを比べると、全面画像表示をした場合の方が1桁統計遅れ時間t_sが小さくなる。これは、全面画像を表示することによって、書き込み放電を起こす前にプライミング粒子(初期電子)が多く存在し、統計遅れ時間t_sが小さくなっているためと考えられる。

【0041】本発明は、これを応用し、n_0を大きくすることによって、高速書き込みを実現するものである。

【0042】その原理について、図3を用いて説明する。図3(a)は、従来の駆動方法による書き込み放電を模式的に表したものであり、書き込み電極11に沿った断面図で示している。走査電極4と維持電極5の組で1つの放電セルが形成される。図では、行L1のセルと、行L2のセルとを示していて、走査電極4-1と維持電極5-1が行L1を、走査電極4-2と維持電極5-2が行L2を形成している。簡単のため、透明電極とバス電極との区別を省略している。

【0043】図3(a)に示しているのは、行L1を走査している時刻における電圧関係と放電の様子である。書き込み期間までに、走査電極4と維持電極5、また書き込み電極11との間は、放電開始電圧になるようにそ

れぞれを覆う誘電体層に壁電荷が調整されている。

【0044】書き込み放電を行うべきセルの走査電極4-1には、走査パルスが印加され、すなわちバイアス電圧V_{scan}が取り除かれて接地電位となり、それと同時に書き込み電極11に正の書き込みパルスが印加される。これによって走査電極4-1と書き込み電極11との間で、走査電極4-1を陰極とするような極性で放電が開始する。この放電をトリガーにして、走査電極4-1と維持電極5-1の間も放電開始に至る。このときも、走査電極4-1が陰極で、維持電極5-1が陽極となる極性である。図に矢印で示したのは、電子の運動する方向である。電子は、陰極である走査電極4-1から、書き込み電極11、および維持電極5-1の方へ移動し、誘電体層6、および蛍光体層9に蓄積して壁電荷を形成する。放電が終了したあとも、空間には残留荷電粒子が存在するが、それぞれ放電空間中の電気力線に乗って、電子は高い電位のところ、正イオンは低い電位のところへと移動する。この移動は放電セル内の電界が完全に打ち消されるまで起こる。

【0045】この書き込み放電が起こっている間、行L1以外の行の走査電極4、例えば、図中では、行L2の走査電極4-2には、バイアス電圧V_{scan}をそのままかけている。書き込み電極11は、列方向に隣接するセルで共通なため、このバイアス電圧がなければ走査電極4-2と書き込み電極11との間でも放電が起こってしまう。このように、バイアス電圧は、走査しない行が放電するのを防ぐのが目的であるため、高い電圧は必要なく、100V以下で十分である。

【0046】図3(b)は、本発明による書き込み放電の模式図である。図3(a)と同様、書き込み電極11に沿った断面図を表している。本発明においては、行L1の書き込み放電が起こっているときに、隣接する行L2の走査電極4-2に、バイアス電圧V_{scan}よりも高い電圧V_{pr}を印加しておく。これにより、行L1で起こった書き込み放電で大量に生成された電子の一部や、書き込み放電が終了しても放電空間に残って漂っている残留電子を、走査電極4-2付近に引き寄せることができる。仮にこの電子が走査電極4-2上の誘電体層に壁電荷を形成しても、走査電極4-2はその後行L2で書き込み放電を起こすときに陰極として働き、壁電荷はその電界を強めるように働く。

【0047】走査電極4-2付近に引き寄せられた電子は、次に行L2で書き込み放電が起こる際に、プライミング粒子として働く。これらの電子は、走査電極4-2に負の走査パルスが印加されたときに放出される電子、およびイオンやガス原子の陰極への衝突によって放出される2次電子とともに、ガス粒子と衝突し、電離増倍を行うことによってプラズマを発生、放電を開始する。つまり、本発明の構成によって走査電極4-2付近に引き寄せられた電子は、(数3)のn_0を増大させることに

なり、行L2は、統計遅れ時間の短い、安定な書き込み放電を起こすことができる。

【0048】例えば、Vprとして20Vのパルスを印加することによって、同じパネルの統計遅れ時間が、50ns短くなった。(数3)を用いて、99.9%の書き込み確率を実現する書き込みパルス幅は、345ns短くすることができるがわかる。

【0049】また、本発明は、次に述べるような壁電荷の流出を防止する効果もある。

【0050】例えば、行L2に属するセルは、行L1で書き込み放電が起こっている間、初期化期間による壁電荷を保持したまま走査パルスの印加されるのを待っている。この行が、走査の順番の後の方の行であれば、その時間はその分長くなる。その間に、書き込み電極11には、その間走査する行の表示に合わせて書き込みパルスが随時印加され、書き込み電極11と維持電極4-2の間にも電位差ができることになる。走査電極4-2にはバイアス電圧Vscanが印加されているため、この電位差が放電を開始することはないが、暗流という形で走査電極4-2上の誘電体層6からは壁電荷が少しずつ流出してしまう。走査パルスが印加されるまで待っている時間が長いほど、その量は多くなり、場合によっては行L2のセルでは正常な書き込み放電がおこせなくなってしまう。この現象は、点灯率の多い表示画像で、走査パルスの印加されるタイミングの遅い行で不灯セルによる不良表示を生む。

【0051】本発明においては、行L1に走査パルスが印加されている間、行L2に正の電圧Vprを印加しておくため、書き込み電極11と走査電極4-2との間の電位差が小さく、流出する電荷の量も小さい。

【0052】(実施の形態2) 本発明の第2の実施の形態の駆動方法を、図4に示す。

【0053】本実施の形態の最大の特徴は、走査パルスを印加する順序が、1行おきになっていることである。この場合、走査パルスを印加する直前に予備パルスを印加するという点は同様である。ただし、例えば第3行に走査パルスを印加する直前には、隣接行、第2行ではなく、第1行に走査パルスが印加される。つまり、2行先に隣接した放電セルでの書き込み放電の残留荷電粒子を利用することになる。印加する駆動波形の形状については、走査パルスを印加する順序を除いて実施の形態1と同様である。

【0054】走査パルスを1行おきに印加することは、以下に述べるような効果がある。

【0055】書き込み放電は、走査電極4と書き込み電極11との間で放電を起こし、それをプライミングとして走査電極4と維持電極5の間にも放電を発生させるものだが、維持電極5に放電を進展させるときに、誤った電極の方へ放電が進展してしまうことがある。これをクロストークと呼び、不灯セルや明点といった不良表示の原因となる。

【0056】この現象は、隣接行で走査電極4と維持電極5の順序が入れ替わっているような配列の場合に顕著である。図5に、電極配列の種類を示す。図5は、パネルを表示面側から見た図であり、走査電極4、維持電極5、書き込み電極11、隔壁8のみを示している。図5(a)は、すべての行で、走査電極4と維持電極5の配列順序が同じ配列方法で、順次配列と呼ぶ。一方、図5(b)は1行ごと、例えば図中セルAとセルBとで走査電極4と維持電極5の配列順が反転した配置であり、反転配列と呼ぶ。

【0057】順次配列と反転配列を比べると、反転配列のほうが走査電極4全体と維持電極5全体との間の静電容量が小さくなるため、画像表示パターンにかかわらず消費してしまう無効電力が小さくなる。これは、主に無効電力として消費される維持期間のパルスでの電荷の移動量が、走査電極4全体と維持電極5全体の間の静電容量に依存するからである。順次配列が1本の走査電極4が2本の維持電極5と隣接しているのに対し、反転配列は、1本の走査電極4は、1本の維持電極5、および1本の走査電極4としか隣接しない。2本の走査電極4は同電位であるため、走査電極4に電圧を印加したときもこれらの間では電荷の移動は非常に小さく、結果、反転配列では静電容量が小さくなる。

【0058】反転配列の場合、書き込み放電においてクロストークが起こりやすい。このクロストークは、以下のようにして起こる。

【0059】図6を用いて説明する。走査電極4-2と維持電極5-2で形成されたある行における書き込み放電を考える。書き込み放電は、走査電極4-2と書き込み電極11との間で起こり、このプライミングを利用して、走査電極4-2と維持電極5-2の間でも放電が起こることにより、正常な書き込み放電となる。走査電極4-2から維持電極5-2に放電が進展するとき、走査電極4-2から維持電極5-2を超えたところに、維持電極5-2と同じ電位に保たれた隣接行の維持電極5-1が配置されている。したがって、書き込み放電が維持電極5-2を乗り越えて、隣接行の維持電極5-1にまで至ってしまうことがある。これが書き込み放電のクロストークであり、図中Cで示した。図中Dで示したのも、同様のクロストークである。書き込み放電において、維持電極5は陽極として働いているため、これに向かう荷電粒子は主に電子である。電子は、他のガス原子に比べ、質量が小さいために速度が大きい。したがって、このクロストークは瞬時に起こってしまう。

【0060】図4に示す本実施の形態においては、この書き込み放電のクロストークを防止する効果もある。それは、維持電極5に印加する駆動波形を2種類設けていることである。つまり、奇数行の維持電極5と、偶数行の維持電極5とに、異なる駆動波形を印加している。こ

これらの2つの駆動波形は、それぞれ、当該行の走査電極4に走査パルスが印加されているときには維持電極5には電位V_eを与え、隣接行の走査電極4に走査パルスが印加されているときには維持電極5にはV_eより低い電位V_{e0}を与える。図4の場合、奇数行は書き込み期間の前半に、偶数行は書き込み期間の後半にそれぞれ走査パルスを印加しているため、奇数行の維持電極5には、書き込み期間の前半にV_e、後半にはV_{e0}を印加する。偶数行は、その逆で、書き込み期間の前半にはV_{e0}を、後半にはV_eを印加する。

【0061】この構成によって、例えば第3行で書き込み放電を起こすときに、第2行の維持電極5は、第3行の維持電極5と電位が異なるため、誤って放電が第2行の維持電極5に進展してしまうことがない。

【0062】このクロストークは、反転配列の場合に特に顕著に起きるものだが、順次配列の場合にも起きる場合がある。こちらに対しても、本実施の形態の駆動波形は防止の効果がある。

【0063】本実施の形態においては、それに加えて、走査パルスを印加する順序を1行おきにしている。走査パルスを印加する順序は1行ずつ順次でも上で述べたクロストーク防止の効果はあるが、走査パルスを印加するタイミングに同期して維持電極5の電位を上下させなくてはならないため、無駄な電力消費、および放射ノイズの原因となる。したがって、走査パルスを印加する順序を1行おきにすることにより、維持電極5に印加する駆動波形は図4に示すように単純なものにすることができる。

【0064】(実施の形態3)図7に、本発明の第3の実施の形態の駆動波形を示す。本実施の形態の効果の考え方については、実施の形態1、実施の形態2と同様である。

【0065】この場合は、予備パルスは、走査パルスの直前だけでなく、書き込み期間が始まってから走査パルスが印加されるまでの期間、印加される。電圧波形としては、書き込み期間の、走査パルスの前と後とでバイアス電圧がV_{pr}とV_{scan}(V_{pr}>V_{scan})と異なっていることと同じである。これは、直前に走査パルスが印加される書き込み放電だけでなく、それ以前の時間に行われている書き込み放電の残留荷電粒子を効果的に利用しようとするものである。

【0066】本実施の形態は、実施の形態1で述べた壁電荷の流出に対しても効果がある。

【0067】また、本実施の形態は、実施の形態1で述べたような走査パルスを1行ずつ順に印加していく駆動方法でも、実施の形態2で述べたような1行おきに印加していく駆動方法でもどちらでも適用が可能である。さらに、本実施の形態を適用する電極配列についても、順次配列、反転配列のどちらでもよい。

【0068】なお、本発明の3つの実施の形態において

は、走査パルスを印加する順序は1行ずつ順次走査と、1行おきの走査順序について示したが、2行おきや、最下行から順に走査する方法、1行おきに上から下へ走査し、その後残りの行を下から上へ走査する方法などでも適用が可能であり、効果も同様である。その場合にも予備パルスは、同じように走査パルスを印加する直前に印加するのがよい。

【0069】また、本発明においては、書き込み期間の駆動波形以外の駆動方法については任意であり、書き込み期間が存在する駆動方法であれば、維持パルスの形状、電圧、周波数や、初期化波形の形状等には依存しない。さらに、図1、図4、図7には、書き込み期間の各電極、とくに走査電極4のベース電位を接地電位としたが、本発明はこの電位によらない。初期化期間の駆動波形などによって、書き込み期間のベース電位を負の電位とする駆動方法も考えられるが、このような駆動方法に關しても、本発明は有効である。

【0070】なお、本発明を適用するプラズマディスプレイパネルとして、図2によく知られたAC面放電型プラズマディスプレイパネルの構造を示したが、走査電極4、維持電極5、書き込み電極11を有し、誘電体層6に壁電荷を蓄積して駆動するパネルであれば、例えば隔壁8の形状が井桁型であったり、走査電極4、維持電極5が透明電極4b、5bを用いた金属電極4a、5aのみで構成したものなどのプラズマディスプレイパネルでも適用が可能であり、効果も同様である。

【0071】

【発明の効果】以上のように、本発明は、走査電極4に走査パルスを印加する直前に、走査電極4にバイアス電圧V_{scan}よりも高い電圧V_{pr}の予備パルスを印加することによって、安定で高速な書き込み放電を起こすことができ、不灯表示等なく高速走査が可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の駆動波形を表す図

【図2】プラズマディスプレイパネルの図

【図3】(a)書き込み放電の原理を表す図

(b)本発明の効果を説明する図

【図4】本発明の第2の実施の形態の駆動波形を表す図

【図5】電極配列の種類を説明する図

【図6】書き込み放電におけるクロストークを説明する図

【図7】本発明の第3の実施の形態の駆動波形を表す図

【図8】従来の駆動波形の例を表した図

【符号の説明】

1 パネル

2 表面基板

3 背面基板

4 走査電極

5 維持電極

4a, 5a 金属母線

4b, 5b 透明電極

6 誘電体層

7 保護層

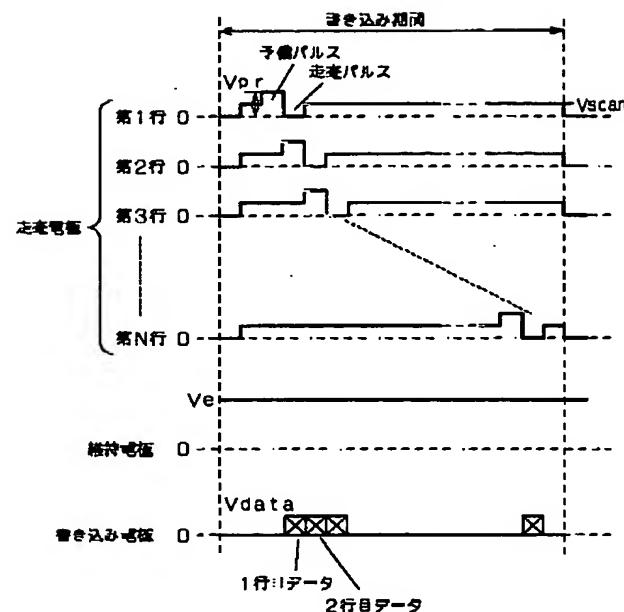
8 隔壁

9 螢光体層

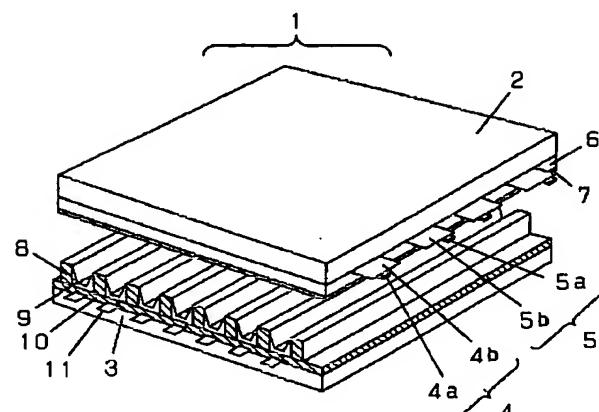
10 第2誘電体層

11 書き込み電極

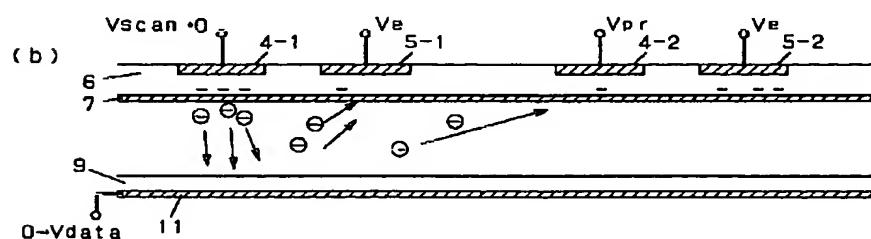
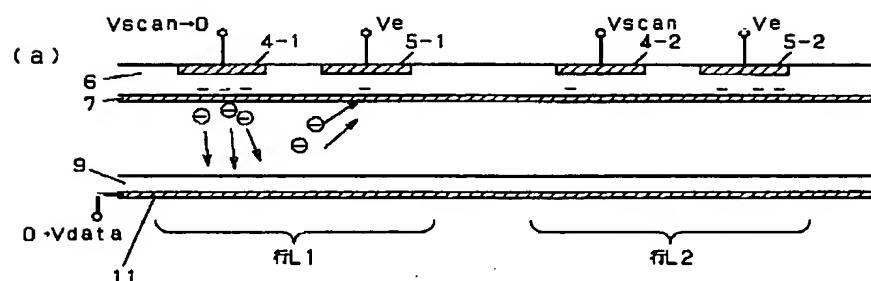
【図1】



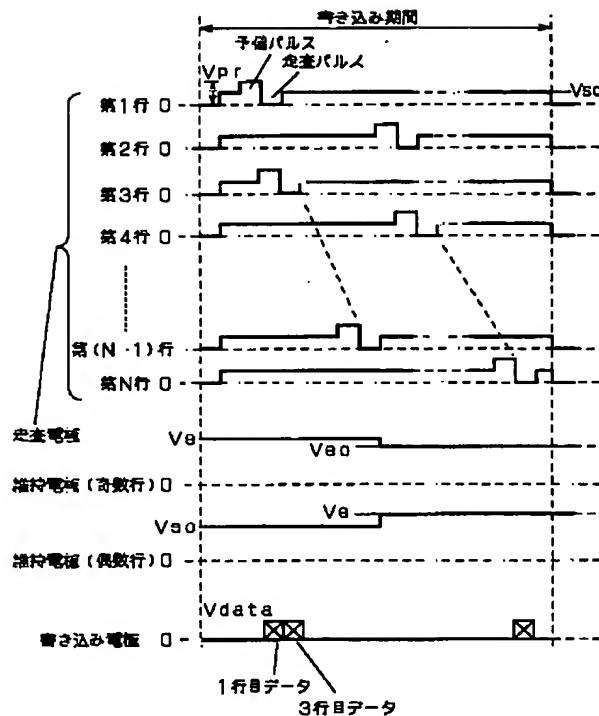
【図2】



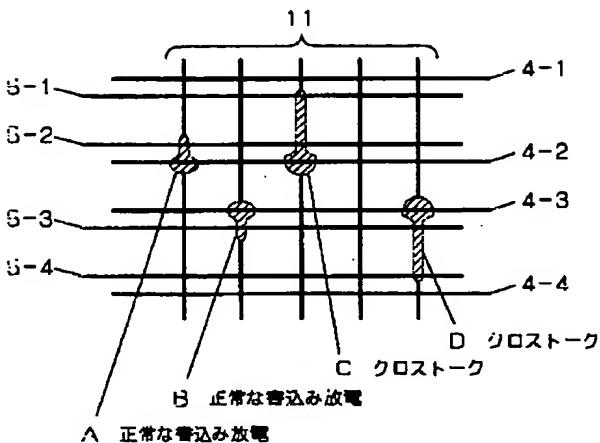
【図3】



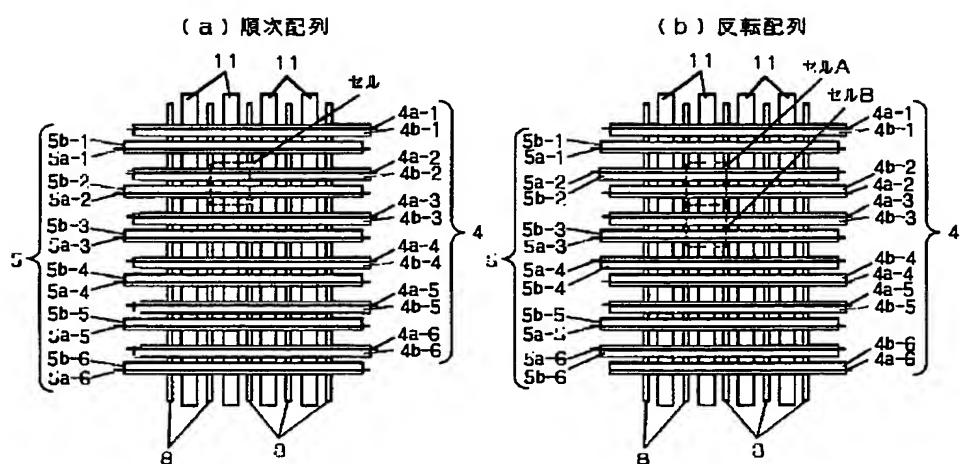
【図4】



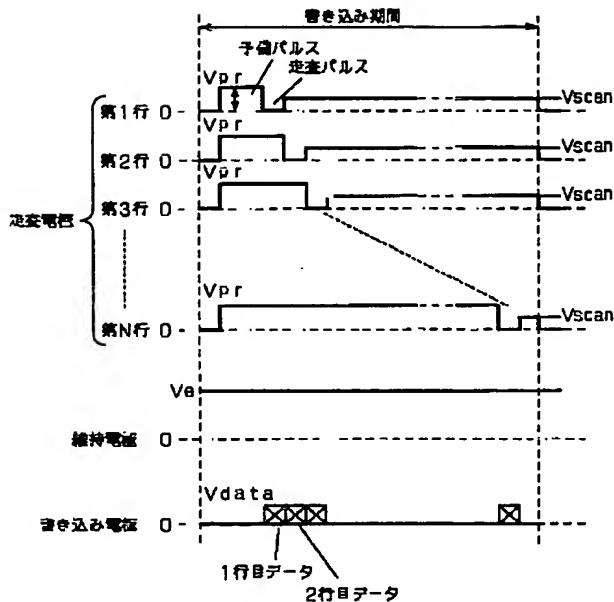
【図6】



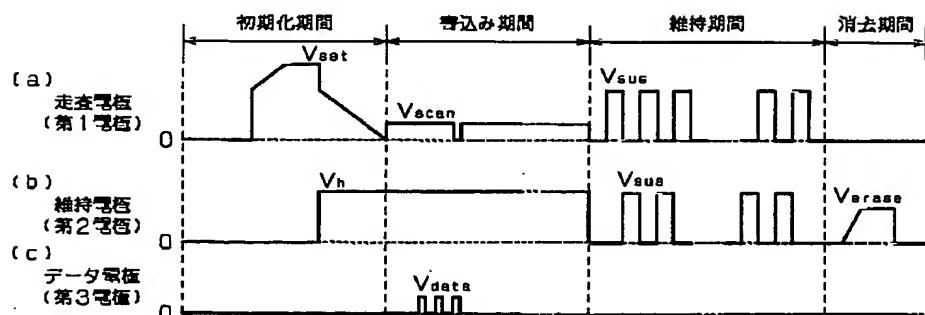
【図5】



【図7】



【図8】



フロントページの続き

(51) Int.Cl.7 G 09 G 3/20 6 2 4 3/28	識別記号 F I G 09 G 3/20 3/28	(参考) 6 2 4 L B E
---	------------------------------------	---------------------------

(72)発明者 長尾 宣明
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 高田 祐助
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 橋 弘之
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 5C080 AA05 BB05 DD06 DD07 DD08
DD09 DD10 EE17 GG08 JJ04
JJ06

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.